

論文の内容の要旨

論文題目	Enhanced nonlinear electric properties and applications based on the Coulomb blockade phenomena in arrays of small tunnel junctions (和訳 微小トンネル接合アレイにおけるクーロン閉塞現象に基づいた非線形電気的特性の強化とその応用)
学位 申請者	Tran Thi Thu Huong

微細加工技術の発展は、半導体トランジスタの高密度集積のみならず、量子効果を利用した電子デバイスの実現を可能にしている。電子1個の電荷である電気素量は、 1.6×10^{-19} クーロンと非常に小さな値であるが、素子の微細化による静電容量の削減により、電気素量の帯電エネルギーが環境熱エネルギーを上回る状況を生み出せる。そのような状況下で発現するクーロン閉塞現象、あるいは単一電子トンネリング現象を利用することで、電気素量以下の電荷によって電気的特性が変化する「単一電子デバイス」を実現することができる。1980年代の理論的提案以降、数多くの単一電子デバイスが考案かつ実証されている。

単一電子デバイスの実用化に向けた課題については、これまでの数多くの研究により徐々に解決されてはきたが、残されている課題も少なくない。本論文では、単一電子デバイスの実用化に向けて、主として次の2点について取り組んだ。

第一に、単一電子デバイスの構造変更によるその特性改善である。単一電子デバイスの一つに、2個の単一電子トランジスタを直列接続し、それぞれの動作点を調整することでCMOS的に動作させるインバータ素子がある。本論文では、これを Four-Junction Inverter (FJI) と呼ぶ。このFJIでは、論理状態の“0”と“1”のどちらにおいてもいずれかの単一電子トランジスタがOFF状態となり、省電力動作が可能である。その特性はすでに詳細に検討され、実験による動作実証もなされているが、その入出力特性にみられる電圧ゲインが高々2程度にとどまっていた。一方、所属研究室の過去の研究にて、単一電子デバイスの入力部に、単一電子ボックスを結合させる入力離散化器 (Input Discretizer: 以下 ID) が提案されており、その動作も実証されていたが、電圧入力ー電流出力の接続形態であったため、ID付き単一電子デバイスを多段接続するには難があった。

本論文では、まずFJIに接続できるIDのパラメータ設計を行った。その結果、IDの動作モードを変更することで、IDとFJIとの接続が可能となり、さらにID-FJI構造を多段接続できることを見出した。具体的には、従来はIDの単一電子箱では、状態“0”と“1”の間に閾値を設けていたところを、“1”と“2”の間に閾値をずらし、同時に状態“0”と“1”ではLow、“2”と“3”ではhigh状態にすることで、FJIに急峻な入出力特性を持たせることができた。次に、ID-FJIは論理素子応用を想定したものであったが、その他の応用として、確率共鳴を利用した高感度電荷センサーを取り上げた。その結果、IDを2段接続させて入出力特性にヒステリシスを設けると、確率共鳴による信号検出能力が向上することを見出した。IDの2段接続については、所属研究室の過去の研究にて提案されていたが、本論文では、FJIに接続できるパラメータを見出し、かつ、信号強度・雑音強度と確率共鳴現象の関連について明らかにした。これまで、素子のヒステリシスと確率共鳴現象との関係に触れた文献は存在したが、本論文では、ヒステリシス素子モデルを使った一般的な系での確率共鳴現象と合わせて、素子のヒステリシスと確率共鳴現象との関係を信号強度・雑音強度の観点から明らかにした。

第二に、単一電子デバイスの新たな作製方法の実証と、作製した素子に見られる非線形特性の評価を行った。単一電子デバイスの動作温度は、直接的には素子内の島電極が有する静電容量に反比例する。島電極の静電容量は、およそその寸法に比例することから、小さな島電極を実現することが高い動作温度に結びつく。単一電子デバイスの室温動作については、過去の報告のほとんどにおいて、直径10nm程度、もしくはそれ以下の金属ナノ粒子を島電極に用いている。一方、微小な金属ナノ粒子を島電極として利用するには、その寸法に応じた電極ギャップ作製と金属ナノ粒子配置が要求され、一般に、これらは高コストである。

そこで、本論文では、ミクロンサイズの比較的大きな電極ギャップを作製し、そこに金属ナノ粒子を散布する方法を用いた。この方法は、多数の金属ナノ粒子のパークレーショントラップを用いた低コストな確率的形成法である。実験の結果、ドレイン・ソース電極間の電流電圧特性が非線形になるだけでなく、ゲート電圧によって変調されることを確認した。特に、ゲート電極の形状・配置によって、容量性ゲートの素子や抵抗性ゲートの素子の実現された。動作温度については、直径3nmの金ナノ粒子を散布した素子において、室温にてクーロン閉塞現象を確認することができた。

本論文にて述べられた以上の結果は、微小トンネル接合アレイにおけるクーロン閉塞現象に基づいた非線形電気的特性について、特性改善と低コスト作製・高温動作の点から、その応用に貢献するものである。

論文審査の結果の要旨

学位申請者氏名 TRAN THI THU HUONG

審査委員主査 水柿 義直

委員 Sandhu Adarsh

委員 中村 淳

委員 島田 宏

委員 小久保 伸人

平成29年1月24日に、5名の審査委員の出席のもと、博士論文審査のための公聴会および最終試験を実施した。

学位申請論文では、微小トンネル接合の組み合わせを基本とする単一電子デバイスの高機能化について、非線形特性の強化を図るデバイス構成の提案と、低コストな作製方法の開発を行っている。より具体的には、第一に、単一電子インバータ素子に接続可能な入力離散化器のパラメータ設計を行った。これにより、電圧入力・電圧出力かつ急峻なスイッチング特性を実現することができた。また、入力離散化器を2段接続して入出力特性にヒステリシスを設けると、確率共鳴による信号検出能力が向上することを見出した。第二に、単一電子デバイスの新たな作製方法の実証と、作製した素子に見られる非線形特性の評価を行った。本論文では、ミクロンサイズの比較的大きな電極ギャップを作製し、そこに金属ナノ粒子を散布する方法を提案した。実験の結果、ドレイン・ソース電極間の電流電圧特性が非線形になるだけでなく、その特性がゲート電圧によって変調されることを確認した。

以下、各章の内容について述べる。

第一章では、本論文の背景として、微細加工技術の進展によるデバイスサイズの縮小化、および、それに伴って無視できなくなるリーク電流および消費電力の増加について述べている。次に、単一電子デバイスを、現在の電子デバイスが抱える諸問題を解決する新規デバイスとして位置づけ、その研究開発の歴史を概観した後、基本的な単一電子デバイスである容量結合ゲート型の単一電子トランジスタ（C-SET）と抵抗結合ゲート型の単一電子トランジスタ（R-SET）の特性について、解析的および数値計算的結果を交えて説明している。続いて、本研究の目的を述べている。

第二章では、古くから知られている単一電子インバータ素子 (FJI) に入力離散化器 (ID) を付加して入出力特性を改善した研究について述べている。まず、既報告のIDについて説明し、それをFJIに接続するためのパラメータ設計を行っている。数値計算手法により、IDを付加したFJI (ID-FJI) の入出力特性を単独FJIのそれと比較するとともに、スイッチング遅延や後段駆動能力、組み合わせ論理ゲート (NANDゲート) への拡張、温度依存性などを議論しており、これらの結果からID-FJIの有効性とその動作温度上限を示している。

第三章では、2段IDとFJIを接続した履歴インバータ素子 (2ID-FJI) の提案と、その確率共鳴特性の評価を行っている。まず、単純な基本回路モデルを用いて、インバータ素子の入出力特性にヒステリシスを設けると、確率共鳴特性が大きく改善することを示している。次に、2IDの解析を行い、入出力特性のヒステリシス幅の設計法を確立している。続いて、2ID-FJIの入出力特性を得るとともに、その確率共鳴特性を求め、基本回路モデルと同等の特性改善が可能であることを示している。

第四章では、単一電子素子の新規作製方法の開発と、作製された素子の電気的特性評価について述べている。金ナノ粒子を島電極とする従来の作製プロセスを概観した後、本研究で取り組んだ新規作製プロセスについて説明している。本研究で開発したプロセスは、電子ビームリソグラフィと蒸着法によって電極ギャップ構造を作製し、そこに金ナノ粒子を散布するプロセスであるが、従来プロセスのようなナノスケールのギャップ作製やナノ粒子の精密配置を排除し、金ナノ粒子のランダム配置で素子を実現する低コストのプロセスになっている。まず電子ビームリソグラフィの設計レイアウトや種々の作製条件について詳述している。次に、測定に至った109素子の電気的特性を要約し、クーロン閉塞が得られた素子の割合を明示している。続いてゲート信号応答の見られた素子について、C-SETに近い特性を示すものと、R-SETに近い特性を示すものとに分類し、それぞれの特性について詳細を述べている。C-SETに近い特性の素子の一例では、液体窒素温度 (77 K) でのゲート応答に周期性が確認されている。R-SETに近い特性の素子の一例では、77 Kおよび室温にて、ゲート電圧によるクーロン閉塞領域の変調が確認されている。R-SETに近い特性の素子の77 Kでの特性については、2直列・8並列の微小トンネル接合回路モデルを用いた数値計算により、比較的一致の良い結果が再現されている。

第五章では、第四章までに得られた主要な結果を要約し、本論文を総括している。

以上、本論文の内容は電子デバイス工学および電子回路学の分野に新たな知見を与えるものであり、博士 (工学) の学位論文として十分な価値を有するものと認める。